

Tema 2. Diseño Físico PCB

- Placas de Circuito Impreso
 - Elementos de un PCB
 - Fabricación
- Conectores y Conductores
- Consideraciones de Diseño PCB
- Consideraciones Térmicas

Bibliografía

“Printed Circuit Design”, G. Ginsberg, McGraw Hill

“High Performance Printed Circuit Boards”, Charles Harper, McGraw Hill

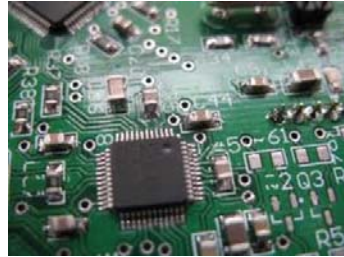
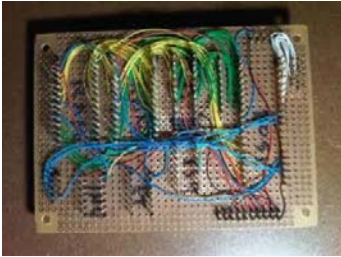
“Constructing Your Power Supply-Layout Considerations”, Robert Kollman, TI 2005, SLUP230

“The VLSI Handbook”, Wai-Kai Chen, CRC Press 2006

“<http://en.wikipedia.org>”

LED fundamental series by Osram

PCB: Elementos

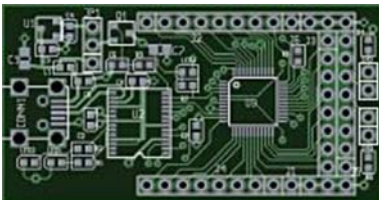


Aunque existen otras alternativas como:

- conexión punto-punto (*wire-wrapping*)
- placa de inserción (*breadboard*)

La tecnología de **Circuito Impreso** es la más usada en la actualidad.

La **Placa de Circuito Impreso (PCB: Printed Circuit Board)** es simultáneamente el soporte mecánico y la interconexión eléctrica de un sistema electrónico.



Los elementos fundamentales son:

- **sustrato** (*substrate*), material aislante que sirve de soporte. Cabe destacar:
 - **FR-2** papel impregnado de resina, costo muy bajo
 - **FR-4** fibra de vidrio impregnado de resina, más caro
 - de baja constante dieléctrica, para aplicaciones de radiofrecuencia.
- **pistas** (*traces*), delgadas siluetas de cobre, sobre el sustrato y que permiten interconexión eléctrica entre componentes
- **pad** porción de la pista donde el componente se conecta. En tecnología THD es necesario una perforación en cada pad.
- **capas** (*layers*), número de planos con pistas. Cuando las capas son superiores a 2, existen capas internas al sustrato.
- **serigrafía** (*silkscreen*), impresión en las caras exteriores con tinta epoxy, a menudo blanca. Contiene nombre de componentes, puntos de prueba. . .

- **huella** (*footprint*) Conjunto de elementos de un componente: *pads* y serigrafía.
- **via** interconexión entre pistas de distintos planos. Se pueden realizar mediante pequeñas brocas, o mediante laser si se desean más pequeñas (*micro-vias*). Las paredes se metalizan para conectar eléctricamente las capas.
 - **blind via**: conexión de una capa interna con una externa
 - **buried via**: conexión de dos capas internas



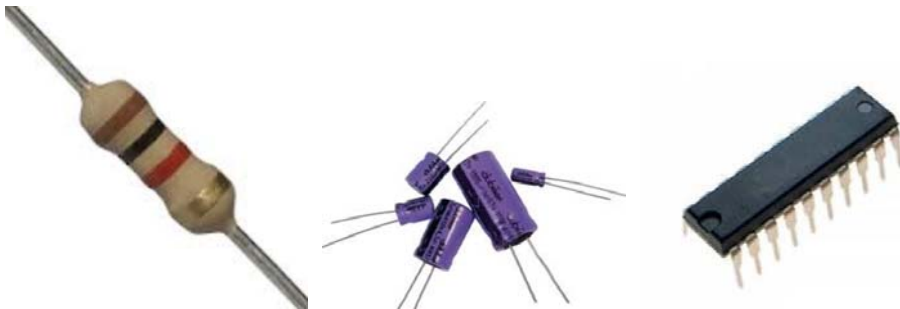
A menudo coexisten dimensiones **métricas** e **imperiales**.

mm	inch	mil
25.4	1	1000
2.54	0.1	100
1.27	0.05	50

Tecnología orificio pasante THD (*Through Hole Device*)



- los componentes tienen cables (*leads*) en los terminales
- en el sustrato se definen:
 - cara de componente (*component side*)
 - cara de soldadura (*solder side*)
- los *pads* tienen un orificio, para el terminal.
- componentes más robustamente conectados



Tecnología montaje superficial SMD (*Surface Mount Device*)



- los terminales de los componentes son pequeños soportes
- componente y soldadura en cara componente
- los *pads* no necesitan orificio

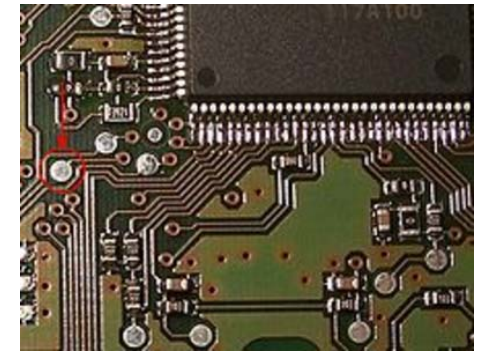


PCB: Fabricación

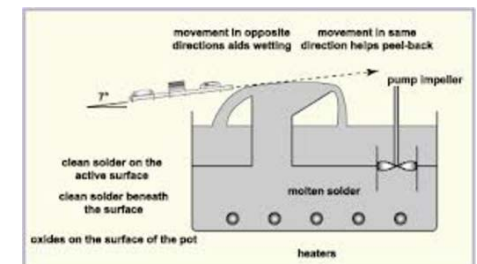
- **Patterning** Abordaremos el proceso substractivo: Se parte de un sustrato que posee un laminado de cobre en una o dos caras.
 - Impresión (*Silk screen printing*), tinta que protegen el cobre a mantener
 - Fotograbado (*Photoengraving*), máscara para fotoresistencia, que protege el cobre.
 - Fresado (*PCB milling*), taladro que se mueve en un plano y elimina el cobre indeseado
- **Atacado (*etching*)**: en los dos primeros casos, mediante acidos se elimina el exceso cobre.
- **Taladrado (*Drilling*)**: perforaciones automatizadas con pequeñas brocas de *carburo de tungsteno*.
Orificios metalizados (*plated-through holes*): se desea que las paredes estén metalizadas
- **Estañado de pads (*pads plating*)**: se aplica estaño a los pads para facilitar la soldadura.
- **Máscara antisoldante (*solder mask*)**: recubrimiento que facilita la soldadura y protege
- **Máscara de componente (*silk screen*)**
- **Test**, se realizan antes y después de colocar

componentes

- *test pad*
- sondas (*probes*)
- cama de pinchos (*bed of nails*)



- **Montaje y Soldadura (*Assembly*)**
 - soldadura por ola (*wave soldering*) (THD)
 - soldadura por reflujo (*reflow oven soldering*) (SMD)



■ integrados:

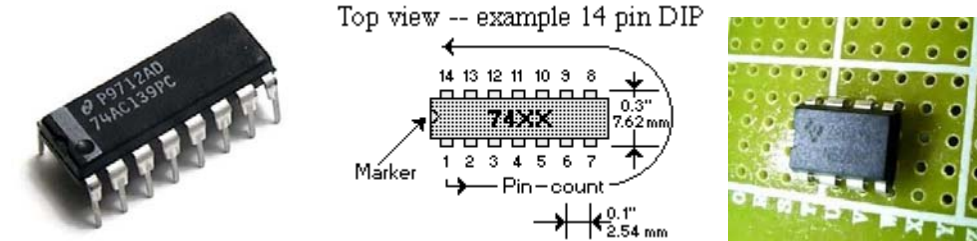
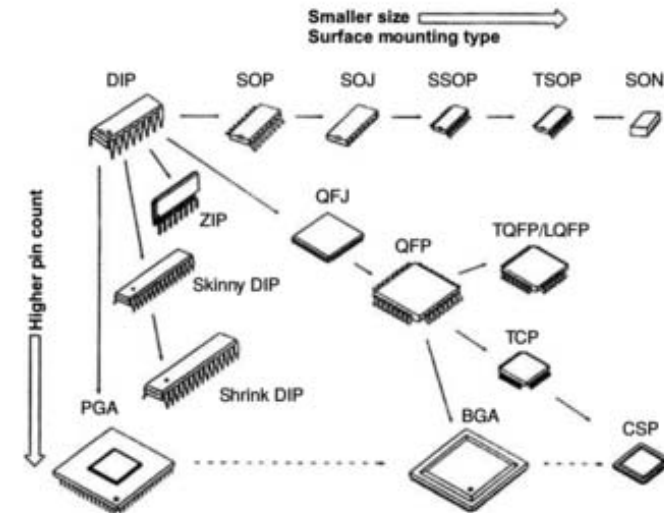


TABLE 8.7 Various Through-Hole Packages

Package Type	Cross Section of Bonding Regions
Dual in-line package (DIP), Shrink DIP (SDIP)	
Single in-line package (SIP)	
Zigzag in-line package (ZIP)	
Pin grid array (PGA)	

Package Type	Cross-Section of Bonding Regions
Small outline package (SOP) or SOIC, SO thin SOP (TSOP), shrink SOP (SSOP)	
Quad flat-package (QFP), thin QFP (TQFP), plastic leaded chip carrier (PLCC)	
Leadless ceramic chip carrier (LCCC)	
Surface mount PGA (SPGA)	
(BGA)	

FIGURE 8.5 Packaging trends (from Chen W.K., editor, *VLSI Handbook*, 1st edition, chapter 11, CRC Press, Boca Raton, FL, 2000).

PCB: Conectores

Elementos que permiten la comunicación entre la placa y el exterior.

- tira de pines o peine, es uno de los conectores más populares y económicos.



- paso (100mil, 50mil, 200mil)
- macho/*Pin Headers* y hembra/*Pin Socket*
- filas/columnas. Diversas configuraciones
SIL: 1 fila, DIL: 2 filas.
- orientación: recto/ángulo
- conector IDC (*Insulation-Displacement-Connector*) o conector cable plano (*ribbon cable*) o multi-wire planar cable

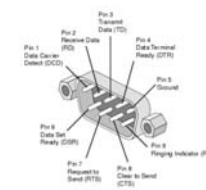
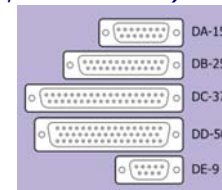


- A pesar del número de conexiones, es muy simple de fabricar.

- el pin-1 se indica con una V en el conector, por una coloración diferente en el cable plano.

- conector D-sub, Contiene 2 o más filas, rodeado por una carcasa en D (que garantiza la correcta orientación) que protege de interferencias.

El identificador comienza con **D**, seguida por **A**, **B**, **C**, **D** o **E**, luego número de pines y género: **P** (*plug*/macho) o **S** (*socket*/hembra).



- terminales roscados (*screw terminal*), permiten la conexión de un cable a una placa mediante un tornillo.

Para proteger el cable y mejorar la conexión se puede crimpar con una lengüeta (*lug*).



- **conector DIN**, son conectores basados en estandar. Dos de los mas populares son mini-din: **PS/2** y el **S-Video**.



- **Zócalo (Socket)**. Son dispositivos que facilitan la conexión/desconexión de circuitos integrados.



- **conector RCA**, es muy empleado para audio y video, siendo muy económicos. Se suele emplear un código de color: Yellow: composite video, Red: audio derecho, White/Black: audio izquierdo.



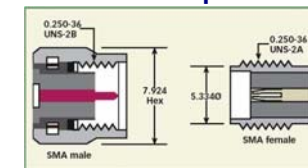
- **conectores RF**, están diseñados para señales

en el rango de MHz-GHz. A menudo son coaxiales, y la malla exterior permite el apantallamiento. Algunos modelos realizan adaptación y/o cambio de impedancia de línea. Disponen de mecanismos para mejorar la conexión (bayoneta, roscado, . . .)

- **conector BNC** (*Bayonet Neill-Concelman*), posee dos salientes (bajonetas) en el conector hembra, que se ajustan en 2 cavidades del conector macho con 1/4 de giro. Los conectores se ajustan a una impedancia de cable de 50 o 75 ohms. Se usan con señales de hasta 2GHz



- **conector SMA** (*SubMiniature version A*), el ajuste es mediante roscado. Se emplea para señales de hasta 17GHz, disponiendo el conector de impedancia 50 ohm.



2. This diagram shows the original SMA design.



Conductores

AWG(American Wire Gauge)

Es una medida estándar de sección para conductores.

AWG	Diam (mm)	Area (mm ²)	Copper Resistance (mΩ/m)	Max Current (Amp)	Max Freq for 100% skin depth
1	7.348	42.4	0.4066	119	325
2	6.544	33.6	0.5127	94	410
3	5.827	26.7	0.6465	75	500
4	5.189	21.2	0.8152	60	650
5	4.621	16.8	1.028	47	810
6	4.115	13.3	1.296	37	1100
7	3.665	10.5	1.634	30	1300
8	3.264	8.37	2.061	24	1650
9	2.906	6.63	2.599	19	2050
10	2.588	5.26	3.277	15	2600
11	2.305	4.17	4.132	12	3200
12	2.053	3.31	5.211	9.3	4150
13	1.828	2.62	6.571	7.4	5300
14	1.628	2.08	8.286	5.9	6700
15	1.450	1.65	10.45	4.7	8250

AWG	Diam (mm)	Area (mm ²)	Copper Resistance (mΩ/m)	Max Current (Amp)	Max Freq for 100% skin depth
16	1.291	1.31	13.17	3.7	11k
17	1.150	1.04	16.61	2.9	13k
18	1.024	0.823	20.95	2.3	17k
19	0.912	0.653	26.42	1.8	21k
20	0.812	0.518	33.31	1.5	27k
21	0.723	0.410	42.00	1.2	33k
22	0.644	0.326	52.96	0.92	42k
23	0.573	0.258	66.79	0.729	53k
24	0.511	0.205	82.44	0.577	68k
25	0.455	0.162	106.2	0.457	85k
26	0.405	0.129	133.9	0.361	107k
27	0.361	0.102	168.9	0.288	130k
28	0.321	0.0810	212.9	0.226	170k
29	0.286	0.0642	268.5	0.182	210k
30	0.255	0.0509	338.6	0.142	270k

- Las tablas son para **conductores unificados**, circulares y sólidos. En caso de multifilar (*stranded*), se asocia con la suma de secciones y se denomina con: num conductores/AWG de cada conductor.

Comprobar que $AWG_{20}=10/30=7/28$

- Si se duplica el diámetro, el AWG decrece por 6 (ver AWG 8-2)
- La **máxima corriente** (*current rating* o *ampacity*) es función de: la sección, la temperatura ambiente, la posibilidad de disipar calor, el material (resistividad), la frecuencia de la señal y la máxima temperatura admisible por el aislante.

En la tabla anterior, se emplea una regla muy conservadora de 1Amp por cada $700 \text{ cmils}^1 = 0,3547 \text{ mm}^2$

Como referencia, un cable de cobre a 30°C y sección 14AWG puede disipar 20A al aire libre, quedando reducido a 15A cuando forma parte de un conductor trifilar.

Area (mm ²)	60°C	70°C	85-90°C	105°C	125°C	200°C
0.75	6	10	12	16	20	25
1	8	14	18	20	25	35
1.5	12	18	21	25	30	40
2.5	17	25	30	35	40	45
4	22	35	40	45	50	55
6	29	45	50	60	70	75
10	40	65	70	90	100	120
16	54	90	100	130	150	170

from ISO 10133 and ISO 13297
ambient Temp 30°C

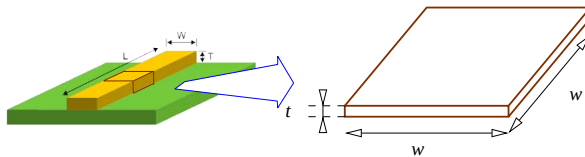
¹Circular Mil: área de un círculo de 1mil de diámetro

Consideraciones Diseño de PCB

■ Resistencia de pistas, *Sheet Resistance*

Material	$\mu\Omega \cdot \text{cm}$
Copper	1.70
Copper (plated)	6.0
Gold	2.2
Lead	22.0
Silver	1.5
Silver (plated)	1.8
Tin-lead	15.0
Tin (plated)	11.0

Sample resistivities (25°C)

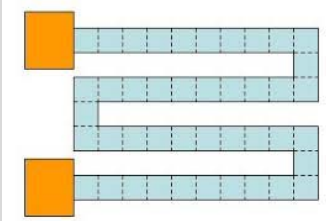


$$R_{\square} = \frac{\rho \cdot L}{A} = \frac{\rho \cdot w}{t \cdot w} = \frac{\rho}{t}$$

Copper Weight (Oz)	Thickness (mm/mils)	m Ω per square (25°C)	m Ω per square (100°C)
1/2	0.01778/0.7	1.0	1.3
1	0.03556/1.4	0.5	0.6
2	0.07112/2.8	0.2	0.3

Empleando la tabla anterior, calcular la resistencia a 25°C de una traza de 10mil de ancho y 1cm de largo. Suponer un espesor de cobre de 1 oz.

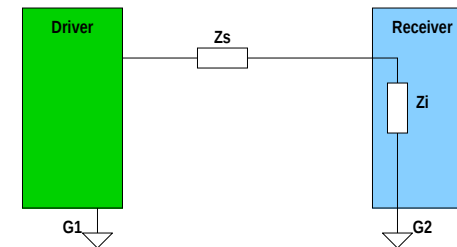
Solución: $1\text{cm}/10\text{mil} = 10\text{mm}/0,254\text{mm} = 39,37\text{squares}$ y por tanto $R = 0,5\text{m}\Omega \cdot 39,37 = 19,68\text{m}\Omega$



Calcular la resistencia de la siguiente pista de cobre de 1oz (meander)

Contamos 43 cuadrados, aunque las esquinas deben de contarse al 50 %, por lo que: $R = (37 + 6/2) * 0,5 = 20\text{m}\Omega$

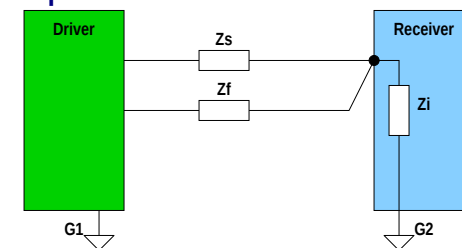
Tiene especial importancia en circuitos de baja Z_i , en circuitos de alta precisión, alta resolución o elevada corriente.



Podemos reducir este efecto:

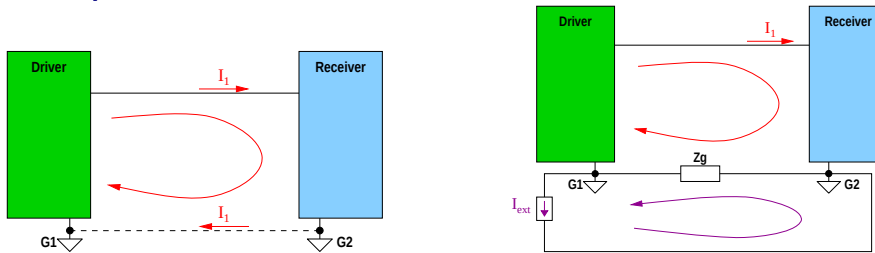
- usando pistas más anchas
- usar circuitos de alta Z_i

- *Kelvin feedback* o *voltage sensing feedback*, permite compensar una caída de tensión.



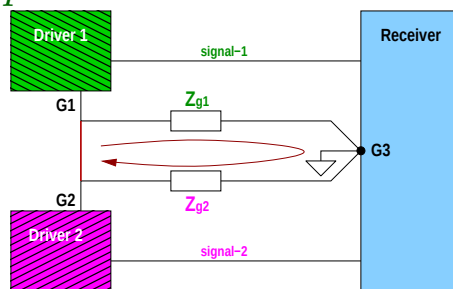
- *Return Currents*, por cada señal que recorre una pista, siempre existe una corriente de retorno. Intentará circular por el camino de menor impedancia bajo dicha pista.

Con demasiada frecuencia consideramos que todos los terminales de tierra se encuentran al mismo potencial, o bien que las impedancias que los unen son nulas.



En el anterior esquema vemos la impedancia entre G1-G2, así como una corriente I_{ext} que también circula por ese mismo conductor, generando un ruido incorrelado que corrompe la señal recibida.

■ *Ground loop.*



En el siguiente circuito, la conexión de G1-G2 hace que el circuito:

- sea sensible a campos externos
- la corriente *signal-1* circula por Z_{g2}

- la corriente *signal-2* circula por Z_{g1}
- si la corriente del *ground loop* es elevada, puede interferir en otras zonas

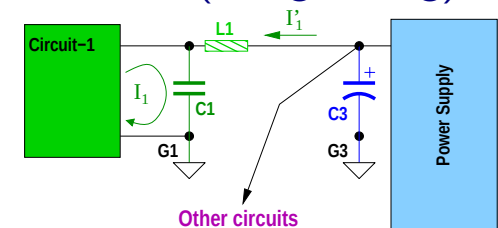
■ *Star ground.* Consiste en disponer de un único terminal Gnd y distribuirlo a cada componente que lo necesite mediante un conductor separado.

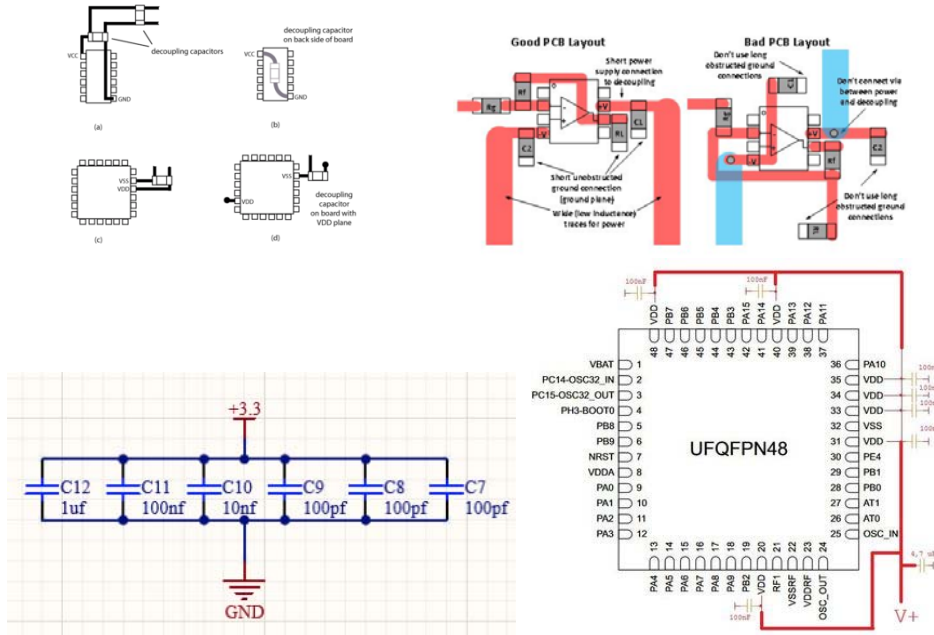
■ *Ground Planes,* la existencia de un plano de tierra asegura:

- baja impedancia en el camino de retorno
- apantallamiento ante interferencias externas

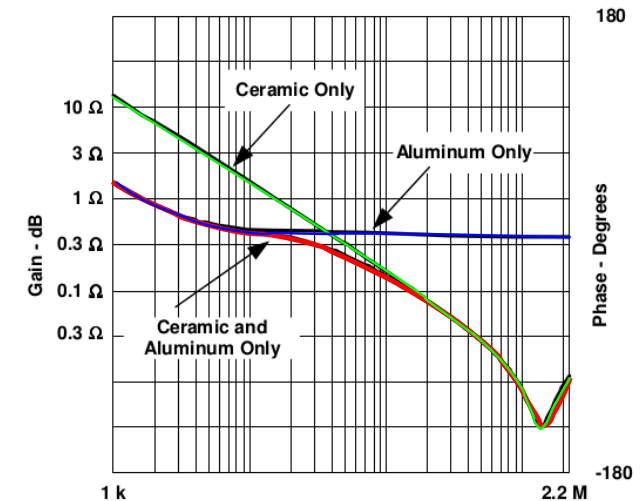
■ *Capacidad de Desacoplo (Decoupling Capacitor o Bypass Capacitor)*

- Capacidad VCC-GND colocada muy próxima al circuito, que permite aislar dos circuitos. A elevadas frecuencias, la baja impedancia de la capacidad independiza ambos circuitos.
- almacén local de energía, puede responder a rápidas demandas (mseg - nseg).

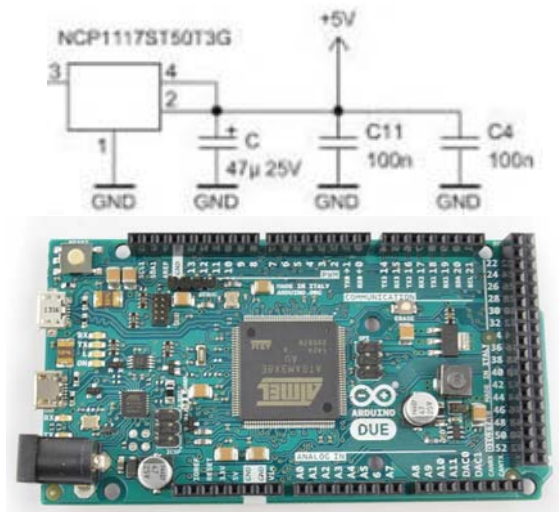




La capacidades electrolíticas tienen una limitación en frecuencia, ya que la elevada ESR se convierte pronto en dominante. Al añadir una capacidad cerámica paralelo, es posible mejorar el comportamiento frecuencial.



■ Comportamiento frecuencial de capacidades



■ Analog and Digital Grounds

- Digital: ruidoso y con inmunidad al ruido
- Analógico: vulnerable al ruido. En particular el procedente de VCC-GND
- Necesidad de separación VCC-GND Analógica y Digital, pero normalmente alimentación única.
- AGND y DGND deben unirse en algún punto: *star ground*

Consideraciones Térmicas

La potencia disipada es la porción de energía eléctrica convertida en térmica.

Dicha energía fluye continuamente, existiendo diferentes mecanismos de transmisión de calor:

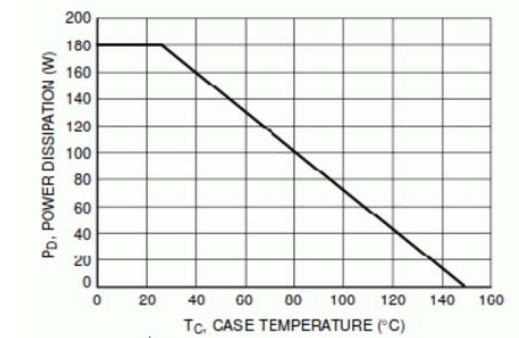
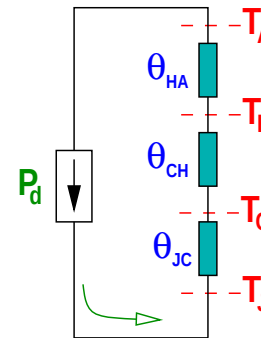
- **Radiación:** emitida debido a su temperatura, no requiere medio físico.
- **Conducción:** sin flujo de materia. La energía generada en el interior del encapsulado, se transmite hasta la superficie externa
- **Convección:** con flujo de materia. Desde superficie exterior encapsulado a ambiente
 - **Convección natural:** al calentarse, el aire disminuye su densidad y asciende.
 - **Convección forzada:** el aire es obligado a circular (p.e. ventilador)

Resistencia Térmica [$^{\circ}\text{C}/\text{W}$]

Cociente constante entre el incremento de temperatura y la potencia que fluye, no depende de la temperatura:

$$R_{\Theta} = \Delta T / P_{dis}$$

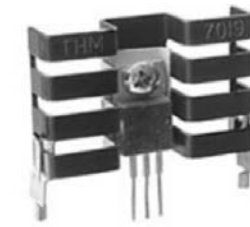
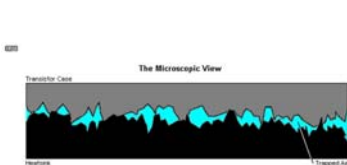
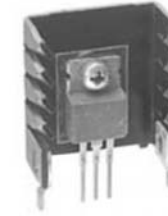
Analogía eléctrica, relaciona potencia disipada y salto de temperatura: $T_J = T_A + R_{\Theta} P_d$



Analicemos los elementos:

- P_d : **potencia disipada.** Potencia Joule generada en el interior del encapsulado. Se suele indicar a 25°C , en caso contrario se reduce empleando *Power derating curve*.
- T_J : **temperatura de la unión** (*Junction temperature*). Los semiconductores deben mantenerse en un rango de temperaturas especificado (normalmente por debajo de 150°C y 200°C), un funcionamiento cercano provoca envejecimiento (*aging*)
- T_C : **temp. del encapsulado** (*Case temp*)
- T_H : **temp. del disipador** (*Heat-sink temp*)
- T_A : **temp. ambiente** (*Ambient temp*)

- Θ_{JC} : es la resistencia térmica entre la unión y el encapsulado (datasheet)
- Θ_{CH} : es la resistencia térmica entre el encapsulado y el disipador.


 $\simeq 25C/W$

 $\simeq 15C/W$

 $\simeq 10C/W$

Los vacíos dificultan la transferencia.
Se emplean grasas térmicas o finas laminas (aislamiento eléctrico) para rellenarlos.
El fabricante proporciona la **conductividad térmica**: $G_{CH} [W/(m \cdot K)]$ (0,17 : 13).
Para hallar la resistencia térmica:
$$\Theta_{CH} = t / (G_{CH} A)$$

 t espesor y A área de contacto. Para reducir el espesor se usan mecanismos de presión.

Calcular la R_{CH} de un encapsulado T-220 (area de contacto: $15 \times 10 \text{ mm}^2$), al que se le aplica una grasa con $G_{CH} = 0,9 \text{ W}/(m \cdot K)$ con un espesor de 0.1mm
 $\Theta_{CH} = 0,1 / (0,9 * 150 * 10^{-3}) = 0,745 \text{ C/W}$

- Θ_{HA} : es la resistencia térmica entre el disipador y el ambiente.

		$T_J (^{\circ}C)$	$P_{tot} (W)$ @ $T_a=25^{\circ}C$	$R_{JC} (^{\circ}C/W)$	$R_{JA} (^{\circ}C/W)$
2n2222 (0.6A, 40v)	to-92 to-18	150	0.625	83.3	200
TIP29 (1A, 100v)	to-220	150	2	4.167	62.5
TIP41 (6A, 80v)	to-220	150	2	1.67	57
D44H8 (20A, 60v)	to-220	150	50	2.5	
2n3055 (15A, 60v)	to-3	200	115	1.5	
2n3771 (30A, 40v)	to-3	200	150	1.17	
2STC5200 (15A, 230v)	to-264	150	150	0.83	
BC846 (0.1A, 65v)	sot-23	150	0.3		556
NJD2873 (2A, 50v)	dpak	175	1.68	10	89.3

Comparativa de transistores y encapsulados

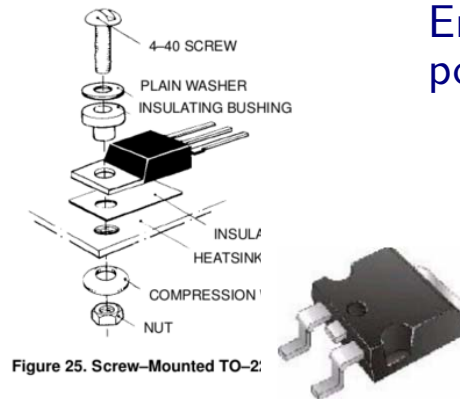
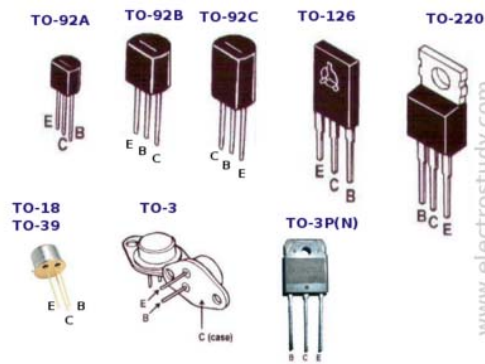
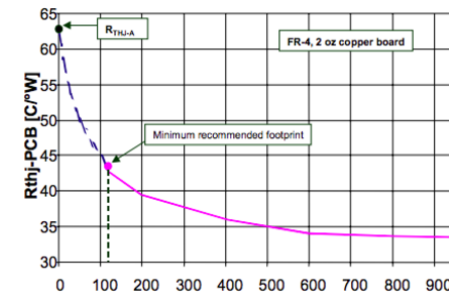
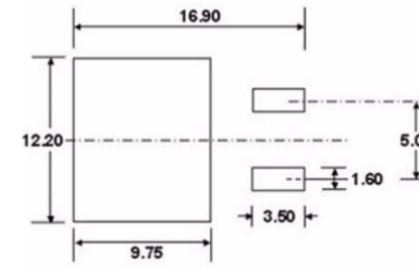


Figure 25. Screw-Mounted TO-2.

En encapsulados SMD, el fabricante suele proporcionar Θ_{JA} en función del área de la huella.



Ejercicio: Se dispone de un regulador 7805 en encapsulado TO-220 cuya potencia disipada es: $P_D = 2W$.

Datos: $T_A = 25C$, $T_J \leq 125C$, $\Theta_{JA} = 65C/W$, $\Theta_{JC} = 5C/W$.

1. Determinar la temperatura que alcanzaría la unión sin disipador:

$$T_J = T_A + \Theta_{JA} P_D = 155C$$

Que supera la temperatura de la unión. . .

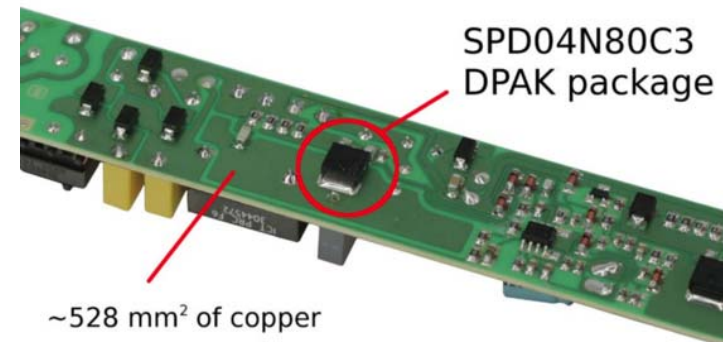
2. Determinar la resistencia del disipador necesaria. Suponemos $\Theta_{CH} = 0,5C/W$

$$T_J = T_A + (\Theta_{JC} + \Theta_{CH} + \Theta_{HA}) P_D$$

Por tanto es necesaria una resistencia $\Theta_{HA} \leq 44,5C/W$

Componente con encapsulado DPAK, el footprint recomendado es $120mm^2$ con $\Theta_{JA} = 42C/W$.

Si se incrementa a $600mm^2$ tenemos: $\Theta_{JA} = 34C/W$.

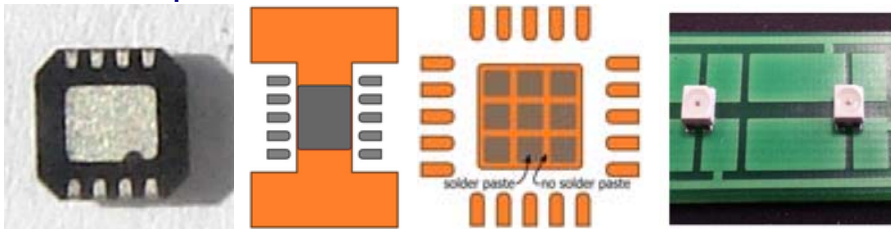


Consideraciones PCB, componentes SMD

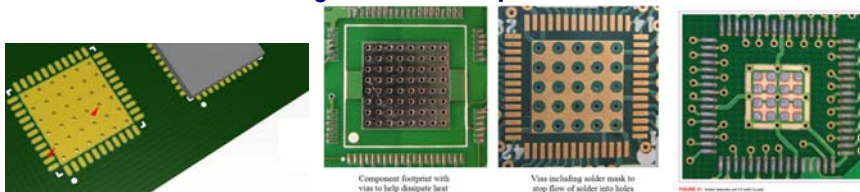
- *pad thermal relief* facilita la soldadura, pero aumenta la Θ_{JA}



- *exposed thermal pad* en su parte inferior, también por terminales



- tamaño del pad, disminuye Θ_{JA}
- *thermal vias*, bajo el componente

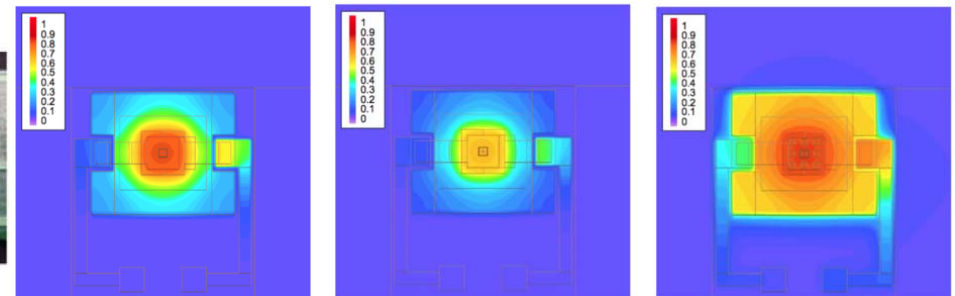


- diametro, relleno para evitar fuga (0,3mm)
- *pitch*, (0,8mm)
- PCB thickness, aumenta Θ_{JA}

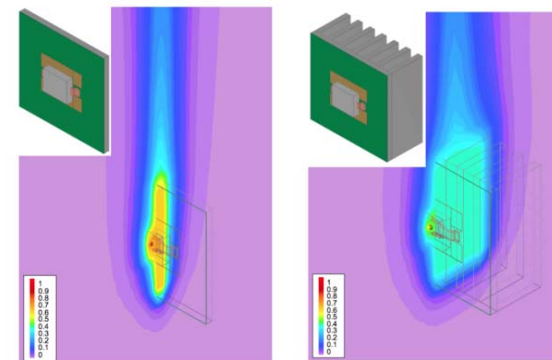
- Metal Core PCB, el sustrato es aluminio en lugar de FR4.



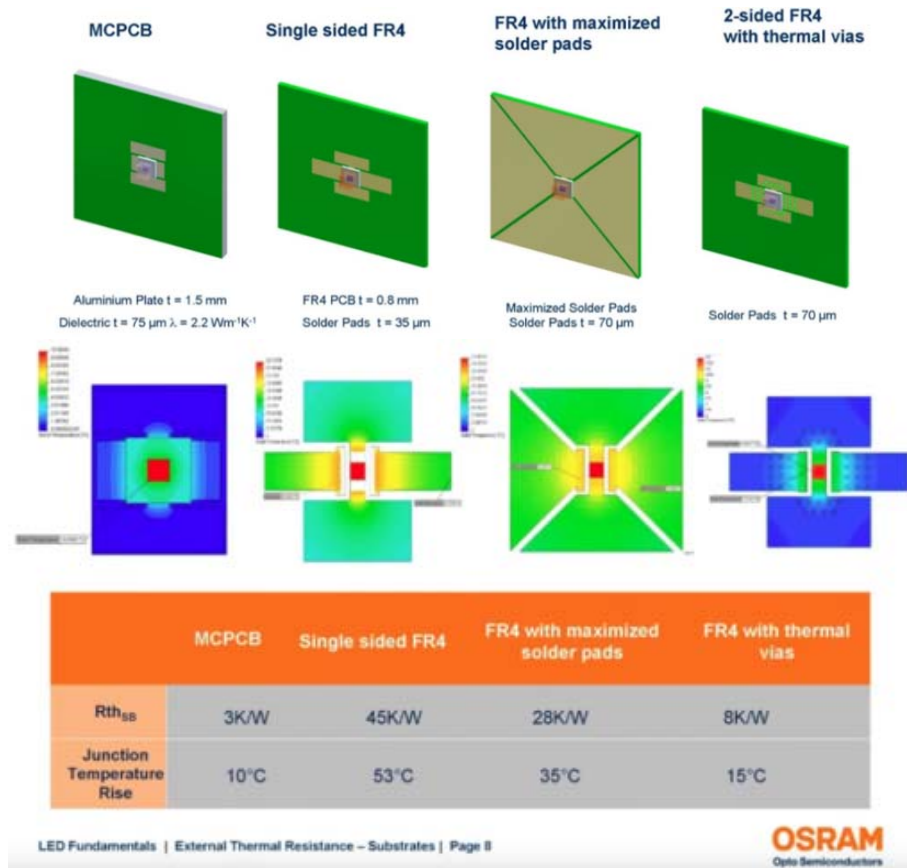
Aunque existen CAD para la simulación, a menudo se realizan medidas experimentales (cámaras FLIR)



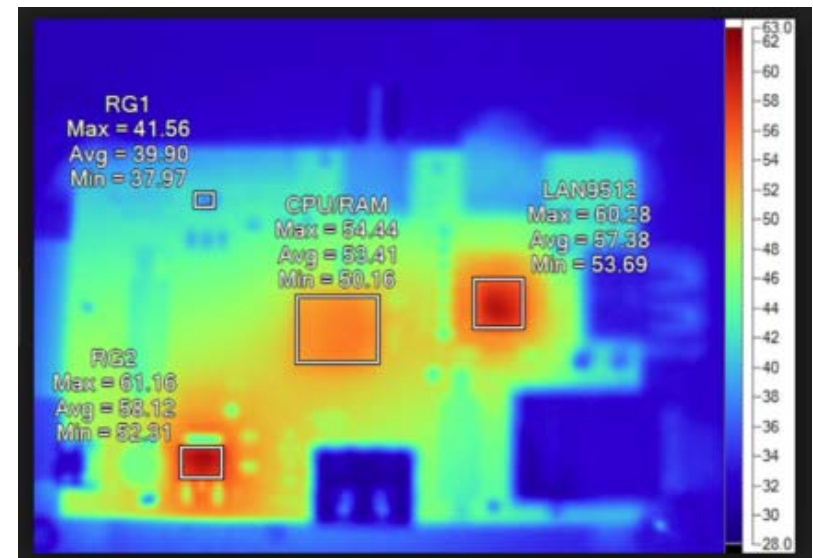
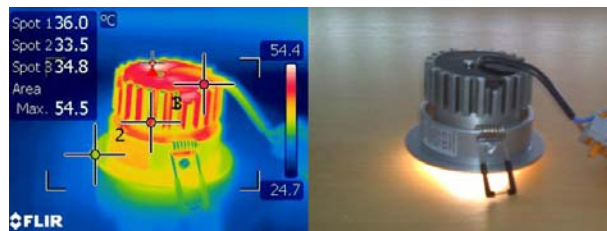
izquierda a derecha: sólo soldadura, pasta termica, pasta y thermal pads



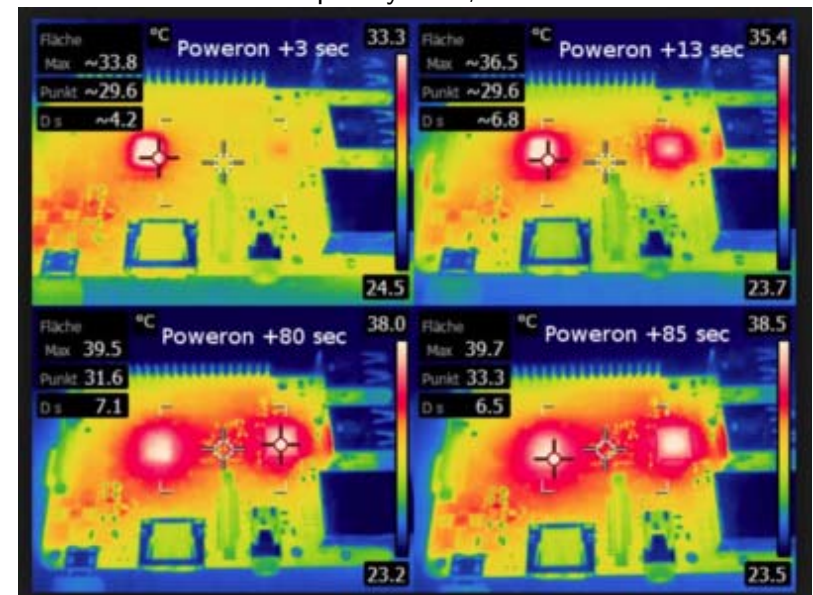
izquierda a derecha: convección natural sin disipador, forzada con disipador



Comparativa de diseños PCB

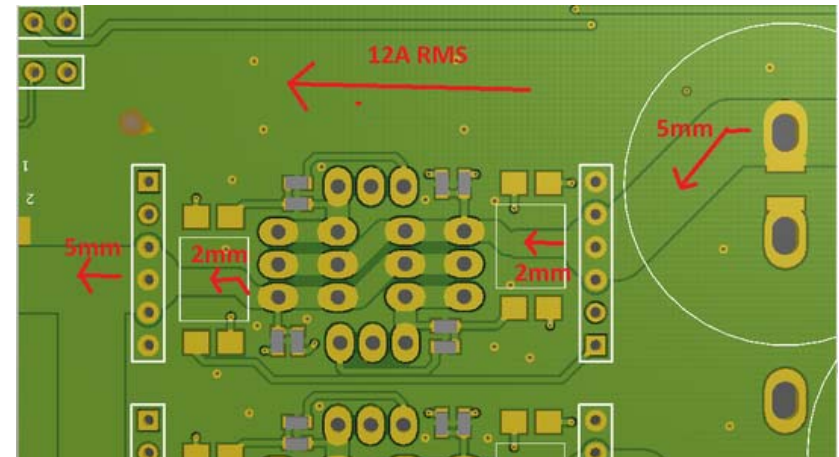
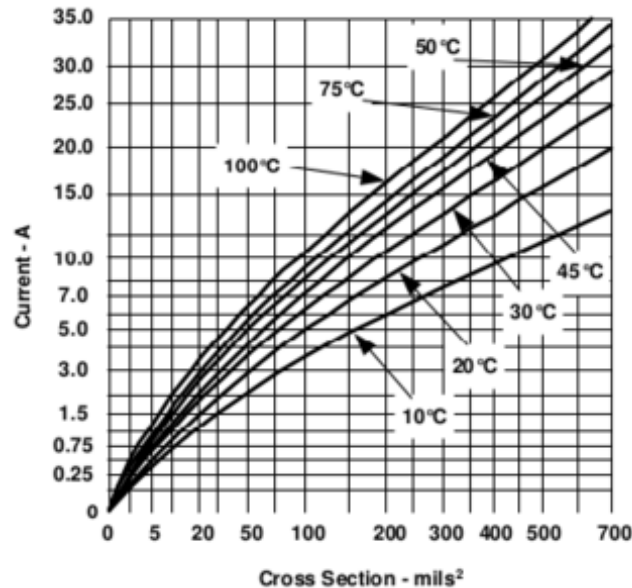


Raspberry PI 1, FLIR



Raspberry PI 2, boot process, FLIR

Por último, recordar que una pista de PCB también disipa potencia.



Calcular la máxima corriente que puede circular por una pista de cobre de $0,1in$ y espesor $1oz$, admitiendo un incremento de temperatura de $10C$. Computar también la caída de tensión si la longitud es de $1cm$

$Area = 1,4mil \cdot 100mil = 140mil^2$, Obteniendo: $4A$
 Posteriormente $R_{trace} = 0,5m1cm / 0,1in(1in/2,54cm) = 19,68m\Omega$ y luego: $\Delta V_{trace} = 7,874mV$