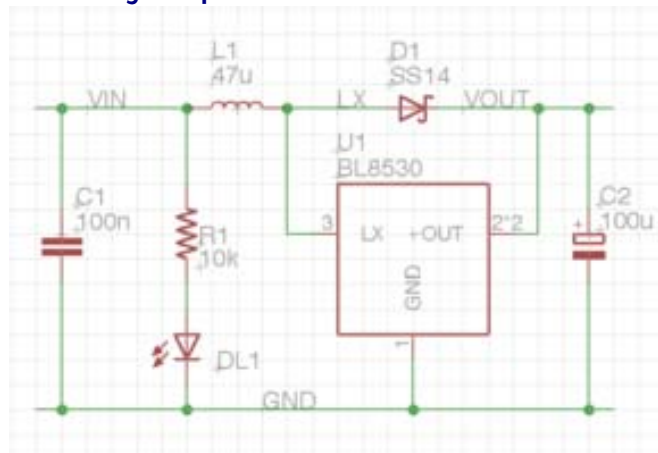


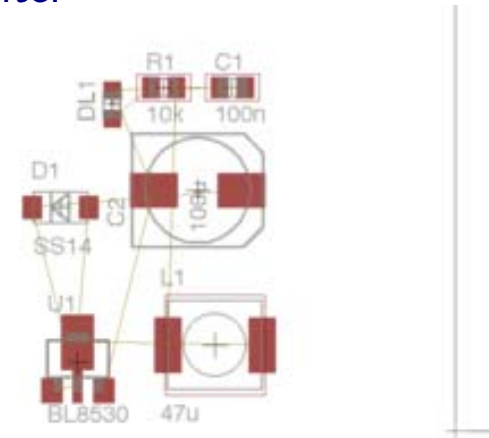
SMD Power Layout (case study)

- Existen **múltiples soluciones**, aunque no todas buenas.
- El *schematic* indica **cómo deben conectarse** los componentes, pero no **dónde (posición, orientación)** colocar su huella en el *layout*.
- **P&R** (*Place and Route*) es un **proceso iterativo**.
- Procurar **pistas anchas y cortas** o **rellenos poligonales**, para evitar pérdidas, evitar pistas en ángulo de 90°, usar 45°.
- Entradas/salidas en periferia de la placa.

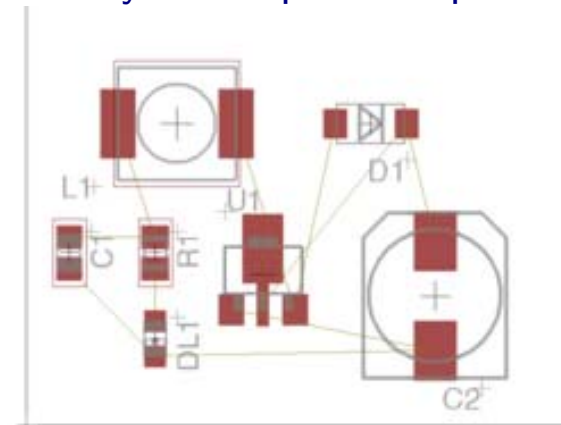
Veamos un ejemplo:



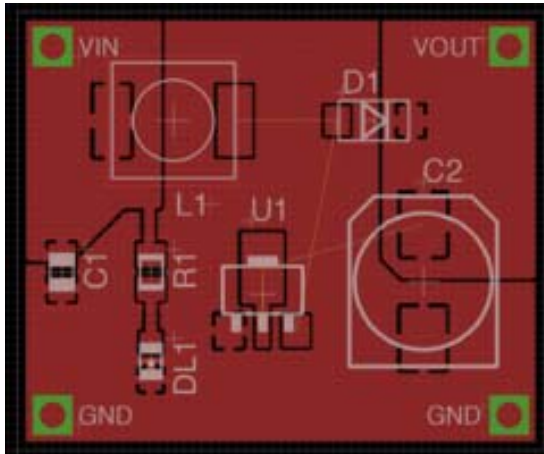
Al generar el layout las huellas son colocadas aleatoriamente:



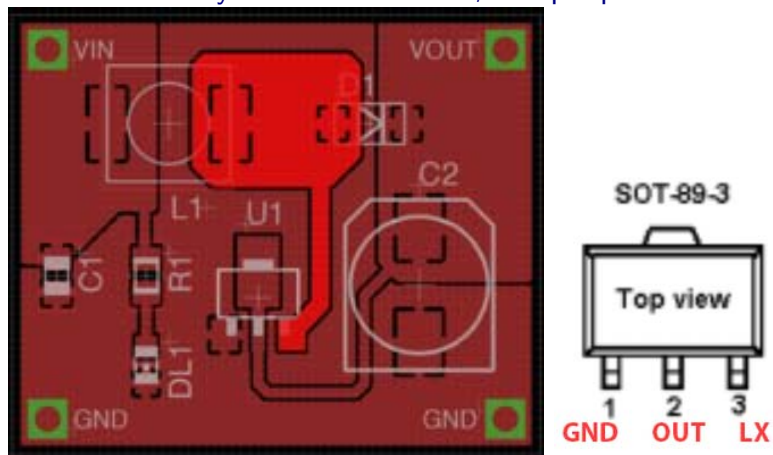
Hagamos un primer *Place*, asumiendo entrada por la derecha y salida por la izquierda:



Y procedamos a su *Route*:

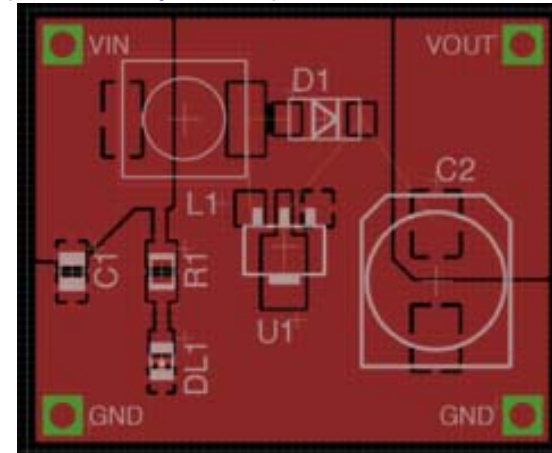


Hemos situado los terminales i/o en las esquinas, rellenado toda la placa con *GND*, y colocado 2 polígonos de relleno (con propiedad *Rank* inferior) en *VIN* y *VOUT*. Los rellenos tienen la propiedad *Thermals* para facilitar la soldadura manual. La conexión de *LX* y *VOUT* se cruzan, aunque puede resolverse:

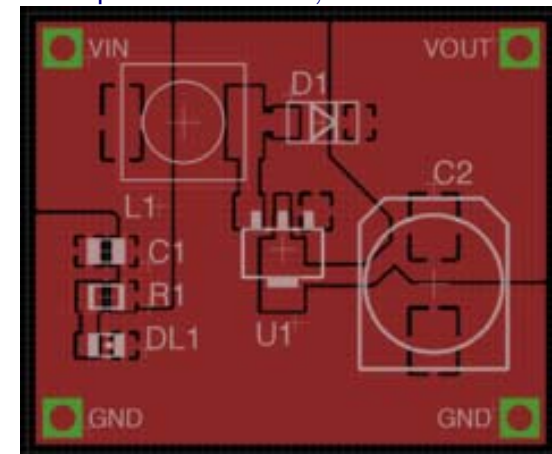


Existe sin embargo un problema, la pista *LX* se recomienda que sea lo más corta posible, cosa que no ocurre en nuestro *layout*. La razón debe buscarse en el pinout de U1, si lo giramos 180º:

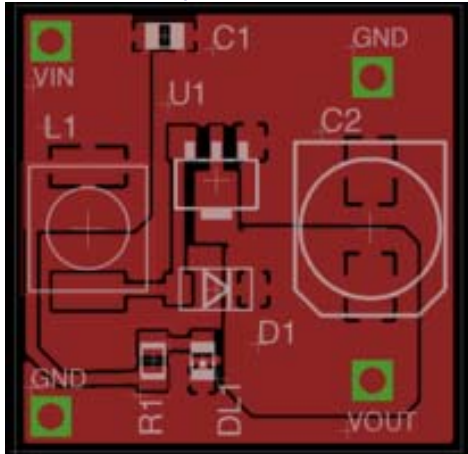
Hemos agrupado U1 y D1, para reducir la longitud de *LX*



El diseño no es perfecto, ya que se puede reducir el tamaño de la placa respecto a la actual: $30 \times 25 \text{ mm} = 750 \text{ mm}^2$. Actualmente el área activa de dispositivos es $203,6 \text{ mm}^2$ un 27 % de ocupación.



Veamos otro posible layout, con tamaño de placa $25 \times 25 \text{ mm} = 625 \text{ mm}^2$, y un 32 % de ocupación.



Este módulo tiene un layout similar, con un conector USB a la salida.

